

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08279399 A**

(43) Date of publication of application: **22 . 10 . 96**

(51) Int. Cl

H05H 1/46

C23F 4/00

H01L 21/3065

(21) Application number: **07327225**

(71) Applicant: **APPLIED MATERIALS INC**

(22) Date of filing: **15 . 12 . 95**

(72) Inventor: **SHAN HONGCHING**

(30) Priority: **15 . 12 . 94 US 94 356825**

LEE EVANS

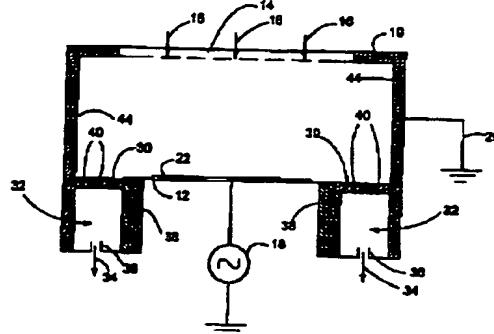
WU ROBERT

(54) ADJUSTABLE DC BIAS CONTROL FOR PLASMA RECTOR COPYRIGHT: (C)1996,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a plasma reactor which is easily applicable to an operation at low bias level and high etching rate by installing a plasma shield in a reactor chamber and lessening a DC bias to be applied to a desired electrode.

SOLUTION: RF energy by a RF generator 18 is supplied between an anode 14, having a reaction gas inflow port of a vacuum reactor chamber 10 and a cathode 12 and a wafer 22 mounted on the cathode 12 is etched. A plasma screen 30 of a plasma shield of a dielectric material which leads the reaction gas to flow out and shuts the plasma, and a chamber liner 44 of a dielectric material earthed to the circumferential wall of the container 10 are installed in the container 10. Consequently, plasma is shielded and the effective surface area of the electrode 14 is decreased, and a DC bias to the electrode 12 is lowered. As a result, etching is carried out without damaging the wafer 22, and RF energy with high frequency is supplied via the generator 18 which is released from a restriction, and thus the resultant plasma reaction apparatus can easily be applied to an operation at a low bias level and a high etching rate.



(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平8-279399

(43)公開日 平成8年(1996)10月22日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 05 H	1/46	9216-2G	H 05 H	A
		9216-2G		M
C 23 F	4/00		C 23 F	A
H 01 L	21/3065		H 01 L	C

審査請求 未請求 請求項の数22 O L (全7頁)

(21)出願番号 特願平7-327225

(22)出願日 平成7年(1995)12月15日

(31)優先権主張番号 08/356825

(32)優先日 1994年12月15日

(33)優先権主張国 米国(US)

(71)出願人 390040660

アプライド マテリアルズ インコーポレ
イテッド

APPLIED MATERIALS, I
NCORPORATED

アメリカ合衆国 カリフォルニア州 9505

4 サンタ クララ バウアーズ アベニ
ュー 3050

(72)発明者 ホンチン シャン

アメリカ合衆国, カリフォルニア州 951
32, サン ノゼ, タンブル ウェイ 36
30

(74)代理人 弁理士 長谷川 芳樹 (外4名)

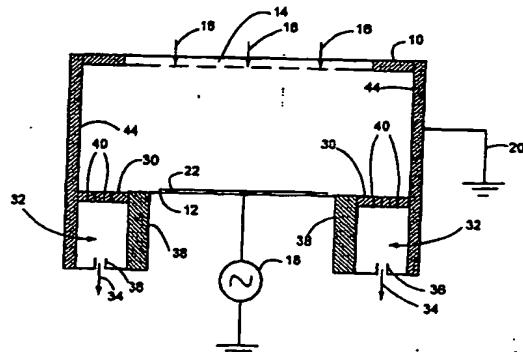
最終頁に続く

(54)【発明の名称】プラズマ反応器の可変DCバイアス制御

(57)【要約】

【課題】高いDCバイアスにより生じる問題を排除し
つつ比較的高いエッチレイトで動作するプラズマ基板処
理装置。

【解決手段】チャンバ内のある領域へのプラズマの到
達をブロックするプラズマシールドを与えて、接地され
たアノード電極の有効面積を減少させて、ウエハ支持カ
ソードに関するDCバイアスを減少させるプラズマチャ
ンバ及びその使用方法。プラズマシールドは、プラズマ
が前記アーバーチャーに浸透することを防止するように充
分小さく、且つ、自身の内部をガスが通行せしめるに充
分大きい、複数の得まいスリットを有する。チャンバ壁
の選択された部分を覆う誘電材料その他のチャンバライ
ナを設置することで、DCバイアスは更に制御可能とな
る。また、ライナは、プラズマ重合により生じる堆積物
を除去するチャンバのクリーニングを容易にする。



【特許請求の範囲】

【請求項1】 選択可能な直流(DC)バイアス制御を備えたプラズマ反応器であって、

導電性の壁を有する接地された反応器チャンバと、該チャンバ内に配置された、接地された第1の電極と、該反応器チャンバ内で処理されるワークピースを支持するための、該第1の電極とは離れて配置された、接地された第2の電極と、

プロセスガスを該反応器チャンバへ供給する、少なくとも1つの流入ポートと、

該チャンバからガスを脱気するための、少なくとも1つの流出ポートと、

該反応器チャンバ内でプラズマを発生し維持するための、該第2の電極と大地との間に接続された高周波電力ソースと、

該反応器チャンバ内に設置されて該反応器チャンバの一部へのプラズマの到達を防止するプラズマシールドとを備え、プラズマが該チャンバ壁の全域に接触することが防止されて、該接地された第1の電極の有効面積が減少し、該減少した有効面積が該第2の電極のDCバイアスを減少させる結果を生じさせるプラズマ反応器。

【請求項2】 該プラズマシールドが、誘電材料製であり、且つ、自身を貫通してプロセスガスを流さしめプラズマは通さないような複数の狭い開口を有する請求項1に記載のプラズマ反応器。

【請求項3】 該開口がプラズマのシース領域の厚さよりも小さな幅を有する請求項2に記載のプラズマ反応器。

【請求項4】 該開口が約0.5mmよりも小さな幅を有する請求項3に記載のプラズマ反応器。

【請求項5】 該プラズマシールドが、反応器チャンバの環状領域にフィットするようなサイズが与えられてプラズマの該環状領域への到達を防止する、誘電材料製の環状リングを有し、該プラズマシールドは、自身を貫通してプロセスガスを流さしめプラズマは通さないような複数の狭いスリットを有する請求項1に記載のプラズマ反応器。

【請求項6】 該スリットがプラズマのシース領域の厚さよりも小さな幅を有する請求項5に記載のプラズマ反応器。

【請求項7】 該スリットが約0.5mmよりも小さな幅を有する請求項6に記載のプラズマ反応器。

【請求項8】 該反応器チャンバの内壁の一部の上方に設置されたチャンバライナを更に備えて、該第1の電極の有効面積を減少させて該第2の電極のDCバイアスを減少させる請求項1に記載のプラズマ反応器。

【請求項9】 該チャンバライナが、誘電材料製であり、且つ、反応器チャンバの内壁の選択された一部の上方に延長して、DCバイアスの所望の減少をなさしめる請求項8に記載のプラズマ反応器。

【請求項10】 直流(DC)バイアスを減少させる、プラズマ反応器の操作の方法であって、

プラズマ反応器チャンバ内にプラズマシールドを設置するステップであって、該プラズマシールドは、自身を貫通する複数のスリットを有して、プロセスガスの通行を可能にし、該反応器チャンバの選択された一部へのプラズマの通行を防止する、該プラズマシールドを設置するステップと、

該チャンバへプロセスガスを供給するステップと、

10 該チャンバ内の下側電極と接地された上側電極との間に高周波電力を供給して該チャンバ内にプラズマを発生させて維持するステップと、

該チャンバ内から使用済みのプロセスガスをポンプにより排出するステップとを有し、該プラズマシールドの存在が、該接地された上側電極の有効表面積を減少させて、該下側電極と該プラズマとの間のDCバイアスを減少させる方法。

【請求項11】 該チャンバの内面の少なくとも一部上にチャンバライナを設置して、該接地された上側電極の有効表面積を更に減少させて、該下側電極と該プラズマとの間のDCバイアスを更に減少させるステップを更に有する請求項10に記載の方法。

【請求項12】 該チャンバライナを定期的に取り外し交換して、該チャンバからの堆積物のクリーニングを容易にする請求項11に記載の方法。

【請求項13】 高周波電力供給器と共に用られるプラズマ基板処理装置であって、

第1の電極を有する基板支持体と、

前記支持体を包含し、前記基板支持体の周囲の脱気可能な基板処理環境を有する真空エンクロージャと、前記エンクロージャの壁に具備されたプロセスガス流入口と、

前記エンクロージャの壁に具備されたガス脱気流出口と、

前記エンクロージャ内部で前記第1の電極から離れて配置された第2の電極であって、前記2つの電極の一方が高周波電力供給器に接続されるようになっており、他方の電極が大地に接続されるようになっており、前記エンクロージャ内のプロセスガスに基づくプラズマを、前記40 エンクロージャ内部に維持する、第2の電極と、

前記エンクロージャの壁の大きな部分の上方にあるプラズマシールドとを備え、プラズマに接触できる該チャンバ壁の有効面積が減少し、該基板支持体上に支持される基板に関する自己バイアスが減少するプラズマ基板処理装置。

【請求項14】 前記ガス流入口と前記ガス脱気流出口との一方の上に存在する該プラズマシールドのあらゆる部分にアーチャーが与えられ、前記アーチャーは、プラズマが前記アーチャーに浸透することを防止する50 ように充分小さく、且つ、自身の内部をガスが通行せし

めるに充分大きい、請求項13に記載のプラズマ基板処理装置。

【請求項15】 前記プラズマシールドの第1の部分が、前記プロセスガス流入口と前記ガス脱気流出口との少なくとも一方が具備される前記エンクロージャの壁の第1の部分の上方にあり、前記シールドの第1の部分がアバーチャーを画し、前記アバーチャーは、前記アバーチャーへのプラズマの浸透を防止するように充分小さいが、自身を通ってガスを通過せしめる請求項13に記載のプラズマ基板処理装置。

【請求項16】 前記シールドの第1の部分が、前記第1の電極と前記壁の第1の部分との間の位置をとる請求項15に記載のプラズマ基板処理装置。

【請求項17】 前記アバーチャーが形成された前記シールドの第1の部分が前記第1の電極を包囲する請求項15に記載のプラズマ基板処理装置。

【請求項18】 前記アバーチャーが形成された前記シールドの第1の部分が、前記基板支持体を支持するエンクロージャに対して、隣接し且つ略対向する関係の位置をとる請求項17に記載のプラズマ基板処理装置。

【請求項19】 前記エンクロージャ壁の前記第1の領域が、前記基板支持対を支持する前記エンクロージャの壁を備える請求項18に記載のプラズマ基板処理装置。

【請求項20】 前記アバーチャーが形成された前記シールドの第1の部分が、前記エンクロージャ壁の第2の部分の外縁を包囲し、且つ前記外縁に係合する請求項18に記載のプラズマ基板処理装置。

【請求項21】 前記プロセスガス流入口と前記ガス脱気流出口とを有しない前記エンクロージャ壁の第2の部分の上方に、前記シールドのソリッドな第2の部分が与えられる請求項18に記載のプラズマ基板処理装置。

【請求項22】 前記シールドが誘電材料製である請求項21に記載のプラズマ基板処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は主に、エッティング等のプロセスに用いられるプラズマ反応器に関し、特に、このような反応器において直流(DC)を制御する技術に関する。

【0002】

【従来の技術】 積積半導体デバイスの製造に典型的に用いられるドライエッティングプロセスでは、反応器チャンバ内にはプロセスガスが導入され、高周波(RF)エネルギーがチャンバ内部にプラズマ雲を発生してこれを維持する。プラズマ雲中のイオンはワークピースに衝突するが、このワークピースは通常は、チャンバ内でプラズマの直近に、又は、プラズマからのイオンが引かれ込む別々の処理チャンバ内で、配置される半導体ウエハである。このイオンは、ワークピースをエッティングし、あるいはエッティングを促進し、エッティングプロセスは、エッ

チング以前にワークピースに保護コーティングを塗布してバターニングすることにより、選択性になされる。

【0003】 一般には、プラズマ発生のアプローチには、3つの形態があり、それは、容量的、誘導的、マイクロウェーブである。従来からの容量的プラズマのアプローチでは、1対の平行板電極の間にプラズマが形成されるが、この電極には、片方又は両方に、高周波(RF)電力が印加される。この平行板アプローチの変形が、磁気励起反応性イオンエッティング(MERIE)プラズマ発生装置であり、この装置では、磁場がプラズマ内のイオンの形成を促進する。誘導的プラズマ発生器は、誘導コイルを用い、これは、プラズマチャンバ内にRF電力を供給する、平坦なコイル、円筒状のコイル、又は他のタイプのいずれかである。別個のRF発生器がチャンバ内の板電極の少なくとも一方にエネルギーを供給し、イオンエネルギーと方向を制御する。

【0004】 プラズマとRF電力が印加される下側電極との間に直流(DC)バイアスが直接発生することは、プラズマ反応器ではよく知られた現象である。このDCバイアスは、反応チャンバ内のイオンを、下側電極に向けて加速するが、下側電極上には、半導体ウエハが処理のために固定されている。プラズマから加速されたイオンのエネルギーは、ウエハのエッティングが生じる速度を決定する最も重要な因子の1つである。無論、プラズマ密度も重要な因子である。下側電極上に発生するDCバイアスは、予期される通り、電極に印加されるRF電力によって変化し、このパラメータはしばしば、DCバイアスの制御に用いられ、プラズマエネルギーとエッチャレイトを制御する。従来の反応性イオンエッティングプロ

セスでは、チャンバ内にエネルギーを容量的に結合して、プラズマを発生させこれを維持するために、下側電極も用いられている。このケースでは、RF電力は、プラズマエネルギーを独立した制御を与えず、その理由は、プラズマの密度にも影響を与えるからである。磁気励起反応性イオンエッティング(MERIE)チャンバにおける典型的なDCバイアスレベルは-300V~-700Vであり、操作圧力は50~300ミリトルル(mTorr)であり、電力は500~1000ワットである。

40 【0005】

【発明が解決しようとする課題】 DCバイアスが高くなれば、エネルギーの高くなったイオンを発生させてこれがエッティングされるウエハに不要の損傷を与え下層スパッタリングを生じさせるという大きな問題がある。関連したプロセス上の問題には、エッティングされた物質のバックスパッタリング、エッティングの選択性が低くなること、並びに、信頼性の高い金属接触層を形成することが困難さが含まれる。磁場を付加することで、DCバイアスが大きく減少するが、損傷を軽くし、選択性を高め、プロセスのエッチャレイトを高くするには充分ではない。

磁場が増加して高過ぎるようになり、約40～60ガウス以上（用いられるプロセスに依存するが）になれば、デバイスのチャージアップが大きな問題を生じさせる。デバイスのチャージアップは、磁場の影響下でプラズマ中のイオンと電子が正反対の方向に漂流し、それに伴いプラズマ及びウエハにおける電荷分布が不均一になり蓄積された電荷の破壊が生じた結果として生じている。

【0006】DCバイアスを制御できなるることは、反応性イオンエッティングチャンバに印加されるRF電力における上限を決定し、その理由は、高いDCバイアスにより生じたダメージを制限する唯一の方法だからである。RF電力を制限することは必然的にエッチレイトを制限するため、チャンバは1つのプロセスのタイプのみに使用できることになる。例えば、低DCバイアスを有するように設計されたチャンバは、低ダメージプロセスに使用することができるが、高い電力と高いエッチレイトを要するプロセスには別のデザインのチャンバが必要である。

【0007】高いDCバイアスにより生じる問題を排除しつつ比較的高いエッチレイトで動作することが可能であるためには、明らかに、低いDCバイアスを選択して動作することができるエッティング反応器を有することが望ましい。本発明は、この目標を達成し、これに付加的な利点を与えるものである。

【0008】

【課題を解決するための手段】本発明は、低いバイアスレベル且つ高いエッチレイトでの操作に容易に適合するプラズマ反応器に関する。簡単且つ一般的な表現においては、本発明の装置は、導電性の壁と；チャンバ内に配置された接地がなされた第1の電極と；反応器チャンバ内で処理されるワークピースを支持するための、第1の電極から距離をおいて配置される第2の電極と；反応器チャンバへプロセスガスを供給するための少なくとも1つの流入ポートと；第2の電極と大地との間に接続されて反応器チャンバ内にプラズマを発生させこれを維持する高周波電力ソースと；プラズマが反応器チャンバの一部に到達することを防止する、反応器チャンバ内に設置されたプラズマシールドとを有している。プラズマがチャンバ壁の全域に接触することが防止されるため、接地第1の電極の有効面積は減少し、また、この有効面積の減少の結果、第2の電極におけるDCバイアスを減少させる。

【0009】好ましくは、プラズマシールドは誘電材料製であり、自身を貫通する複数の狭い開口を有して、プロセスガスを流通せしめプラズマは流通させない。特に、これらの開口は、プラズマのシース領域の厚さよりも小さな幅を有し、幅は約0.5ミリメートル未満である。本発明の例示的な具体例では、プラズマシールドは反応器チャンバの環状の領域にフィットするようにサイズが与えられた、誘電材料の環状リングの形態をとり、

この環状の領域にプラズマが到達することを防止する。プラズマシールドは、自身を貫通する複数の狭い開口を有して、プロセスガスを流通せしめプラズマは流通させない。

【0010】本発明の別の重要な特徴に従って、プラズマ反応器は更に、反応器チャンバの内壁の少なくとも一部の上方に設置されたチャンバラインナを有して、第1の電極の有効面積を更に減少させるので、第2の電極へのDCバイアスが更に減少する。好ましくは、チャンバラインナも誘電材料製であり、反応器チャンバの内壁の選択された一部の上方に延長して、DCバイアスを望ましく減少させる。

【0011】本発明の関連した方法に従い、プラズマ反応器は以下のステップを実施することにより操作される；プラズマエッティング反応器チャンバ内にプラズマシールドを設置するステップであって、このプラズマシールドは、自身を貫通する複数のスリットを有してプロセスガスを通過せしめ、反応器チャンバの選択された一部へのプラズマの通過を防止する、プラズマシールドを設置するステップと；チャンバへプロセスガスを供給するステップと；チャンバ内の下側電極と接地された上側電極との間に高周波電力を供給してチャンバ内にプラズマを発生させてこれを維持するステップと；チャンバから使用済みプロセスガスをポンプにより排出するステップと。プラズマシールドが存在することにより、接地上側電極の有効表面積を減少させて、下側電極とプラズマとの間のDCバイアスを減少させる。本発明の更なる特徴において、チャンバラインナがチャンバの内面の少なくとも一部上に設置され、接地上側電極の有効表面積を減少させて、下側電極とプラズマとの間のDCバイアスを更に減少させる。本発明のまた別の特徴においては、チャンバラインナが除去され、定期的に交換されて、チャンバから堆積物をクリーニングすることを容易にする。

【0012】本発明がプラズマ処理の領域で大きな進歩を提供すれば、諸例からみて評価されるであろう。特に、本発明は、プラズマエッティング反応器を動作させるための低いDCバイアスを望ましく選択する一方で、RF電力を過去に必然的であったある範囲に制限する必要性を排除する、便利な技術を提供することにより、ウエハのダメージやその他の不利な効果を少なくしつつ、高いエッチレイトと良好な選択性を得ることが可能となる。また、本発明を用いることにより、重合物の堆積を減少させ、重合物の堆積物をチャンバからクリーニングすることを容易にする。本発明は、プラズマエッティング反応器の環境について説明されているが、プラズマ励起化学気相堆積法等の、他のプラズマプロセスに適用される。本発明のその他の特徴や利点は、添付した図面を参照しつつ以下の詳細な説明により明らかになるであろう。

【発明の実施の形態】例示の目的の図面に示されているように、本発明は、半導体ウエハの製造に用いられるプラズマ反応器に関する。従来からのプラズマ発生技術においては、容量結合により、又は誘導結合により、又はマイクロ波結合エネルギーにより、プラズマは発生し維持される。最も一般的なアプローチは、平行平板電極を介して高周波(RF)電力の容量的結合を用いている。プラズマ密度の向上のため、磁場が用いられてもよい。図1は、真空反応器チャンバ10と、カソードとも称される下側電極12と、アノードとも称される上側電極14とが描かれ、この上側電極14は、典型的には矢印16に示されるように、電極内の開口を介してチャンバ内にプロセスガスを導入させる機能を有している。RF発生器18により指示されるように、下側電極12に電力が印加され、RF発生器の1つの端子は下側電極に接続され、他方の端子は接地されている。上側電極は典型的には、20で指示されるように接地されているチャンバ10の壁面に接続されている。本具体例の上側電極はチャンバ壁と電気的に連続であるため、典型的なように、電極も接地されている。

【0014】プロセスガス矢印16で指示されるように導入され、適切なRF電力が電極12、14に印加されれば、イオン、電子あるいはその他の粒子のプラズマがチャンバ10内で発生して維持される。更に、周知の如く、下側電極12はプラズマに対して負の自己バイアスが与えられるようになる。このDCバイアスレベルは、半導体ウエハ22内へプラズマ中のイオンを加速するために用いられる。この半導体ウエハ22は、適切なクランプ又は静電チャック(共に図示されない)により下側電極12の面に固定されている。DCバイアスの値は、RF電力の増加と共に上昇し、カソード面積に対するアノード面積の比の電力におよそ比例している。特に、この面積比に対する比例は、

【0015】

【数1】

$$V_{dc} \propto (A_a/A_c)^n,$$

【0016】ここで、 V_{dc} = カソード12へのDCバイアス、

A_a = アノード14と壁面10の接地面積の面積、

A_c = カソード12の面積、

n = 定数。

【0017】この目的に対しては、アノードの面積は、電極14自身とチャンバ10の接地面の全接地面積である。従って、カソード12へのDCバイアスは、比較的高く、例えば約500ボルト等である。従って、ウエハ22をエッティングするためのプラズマ及びイオンのエネルギーは比較的高く、これが、ウエハのダメージ及び関連した問題へと導いている。

【0018】本発明に従えば、エッティング反応器チャン

バに2つの構造要素が付加されて、アノード14の有効面積及び接地壁面10を減少させ、カソード12のDCバイアスを減少させる。これらの要素の第1番目は、エッティング反応器チャンバ10の一部へのプラズマの形成を遮断するプラズマスクリーン30である。本発明に関するエッティングエッティング反応器チャンバのほとんどのタイプでは、チャンバ10内でカソード12は持ち上げられて、カソードを包囲してチャンバ底部に実質的な距離をもって下方に延長するチャンバの環状領域32によって、外側チャンバ壁と隔離され、ここでは、矢印34で指示されているように、プロセスガスは排気ポート36を介してチャンバから排気される。また、カソード12を包囲してチャンバ10底部まで延長する絶縁材のスリーブ38が存在してもよい。プラズマスクリーン30は多数の小スリット40を有し、これらは、スクリーンの全厚さを貫通して延長し、プロセスガスがチャンバ10内の領域32内に引かれ排気ポートを介して排出されるための通路を与える。しかし、スリット40は領域32全体からプラズマを排除するに充分小さくされる。この機能を実現するため、スリット40は、プラズマのシース領域の厚さよりも狭くなっている必要があり、これはしばしばダークスペースとして称される。スリットのために選択される固有の幅は、電力、チャンバ圧力、用いるプロセスガス、及びその他の因子に依存する。例えば、1,000ワットで圧力250ミリトール(mTorr)でAr、CHF₃、CF₄のプロセスガスを用いて操作されるエッティングチャンバにおいては、スリットは好ましくはおよそ20mils(0.02インチ又は0.5mm)以下の幅を有している。

【0019】図2に示されるように、プラズマスクリーン30は、実質的に図示されるように、弧状のスリット40が自身に形成された環状の要素であってもよく、又は、別の形態のスクリーンが用いられてもよい。スリットの代りに、円形開口が用いられてもよい。また、明らかに、開口の数、サイズ及び間隔は、これらがスリットであれ穴であれ、ガスが排気ポート36を介してチャンバ10から排気される際のポンプ比に関する効果を有している。スクリーン30に非常に多数の開口40が与えられたならば、スクリーンの設置に先立って用いられたポンプは、チャンバ10の適切な脱気を与えることが可能であるべきである。

【0020】DCバイアスに影響するアノード14の面積は、プラズマが接触する面積である。従って、チャンバの領域32へのプラズマの到達を防止することにより、有効アノード面積が著しく減少し、DCバイアスが著しく減少する。

【0021】DCバイアスレベルの減少に用いられる別の構造体は、誘電性、即ち絶縁材料のチャンバライン44である。チャンバライン44は、接地されたチャンバ表面の大きな部分をシールドするので、アノード14及

び接地壁面10の面積に対するカソード12の面積の比を実質的に減少させる。プラズマスクリーン30とチャンパライナ44との結合的な効果は、DCバイアスを50パーセントも減少させる。例えば、-550Vから-300Vへの減少が観測された。プラズマスクリーン30を用いずに、ライナ44を単独で使用すれば、ここまで有効ではないが、DCバイアスを10~20%減少させることができる。

【0022】プラズマスクリーン30とチャンパライナ44を選択的に設置することは、同じチャンバデザインにおいてDCバイアスレベルの範囲を与える。例えば、プラズマスクリーン30を設置し、チャンパライナ44を設置しなかった場合は、DCバイアスの減少はあるレベルで与えられ、全体的又は部分的にチャンパライナ44を付加することにより、更に所定の量DCバイアスを減少させる。チャンパライナ44に用いられる材料の選択を変更することにより、更にDCバイアスを制御できる。誘電材料が好みしいが、チャンパライナは半導体材料であってもよく、あるいは、陽極処理アルミニウム等の導体であってもよい。この材料の選択により、有効アノード面積がある程度決定し、即ち、DCバイアスがある程度決定する。無論、RF電力、チャンバ圧力、プロセスガスの選択、プラズマの励起のために印加される磁場強度等のプロセス操作変数に依存して、固有のDCバイアスの減少が得られる。従って、基本デザインが同じチャンバが、様々なプロセス技術に適合して用いられる。

【0023】低いDCバイアスを選択して与えてウエハに対して格子損傷を少なくし、また、低いDCバイアスにより由来するその他のウエハ処理上の利点に加え、本発明を用いることにより、別の大きな利点が与えられる。既に述べたように、チャンバの構成の柔軟性が向上することにより、基本的なチャンバのデザインに対してほんの少しハードウェア上の変更を加えるだけで、高いDCバイアスと低いDCバイアスの間のスイッチングが可能となる。低いDCバイアスで動作される能力は、高い電力、即ち高いエッチレイトを用いることを可能にし、このことは、ウエハの処理のスループットが高くなることを意味している。

【0024】プラズマスクリーン30を用いることにより生じる別の利点は、有効チャンバ容積が減少することであり、このことにより、プラズマ粒子の能力が改善されることとなる。チャンバ容積が非常に小さくなれば、チャンバ内のプロセスガスの滞留時間が減少し、プラズマの重合は減少するだろう。プラズマの重合では、プラズマエッティングの副生成物が生じることが予想され、これは望ましくない。プラズマ内で生成されたポリマーは、チャンバ壁上に堆積され、通常はウェット(ケミカル)エッティングプロセスにより、しばしばクリーニングされなければならない。ウェットエッティングは、プラズマ

エッティングがメンテナンスのために中断された時にオフラインで行われる必要があり、プラズマエッティング処理を非効率的にする大きな原因であった。本発明は、2つの方法で、この非効率の原因を減少させる。

【0025】第1に、プラズマスクリーン30は有効チャンバ容積とプロセスガス滞留時間を減少させるため、重合のレベルが減少し、チャンバ壁上に堆積されたポリマーは簡単に除去される。第2に、ここではチャンバ壁画取り外し可能なライナ44を有しているため、ライナを取り外して交換するだけで、メンテナンスの時間が短くなる。代替のライナがエッティングチャンバ内でまだ機能している間に、取り外されたライナをウェットクリーニングすればよい。従って、メンテナンスのためにチャンバ真空ポンプが切られる時間は大きく減少し、エッティング反応器はウェットエッティングのための中止からより迅速に回復することができる。

【0026】本発明がプラズマエッティングの領域で大きな進歩を提供すれば、諸例からみて評価されるであろう。特に、本発明は、プラズマエッティング反応器内のDCバイアスのレベルを、本発明を用いないで得られるレベルではない所定の低いレベルまで減少させるための、簡便且つ効果の高い技術を提供する。従って、用いるDCバイアスが高すぎることから生じるウエハのダメージやその他の困難さなしに、高いエッチレイトを維持することが可能となる。DCバイアスが低くなる結果、酸化物対ポリシリコンの選択性が同程度に得られるが重合度がより低くなるように、低いCHF₃/CF₄ガス比を用いることができる。このことを言い換えれば、壁面上へのポリマーの堆積を少なくすることであり、またこのことは、ウェットクリーニングのための製造の中止の間のチャンバの使用可能時間を延長する。更に、本発明は、ハードウェアをほんの少し変更するだけで、プラズマ反応器チャンバのDCバイアス特性を変更するえり抜きの方法に用いることが可能である。本発明の更なる利点は、チャンパライナを用いてDCバイアスを減少させることにより、プラズマ重合の生成物を除去するチャンバクリーニングを簡潔化し、最低限にし、スピードアップする。また、本発明の特定の具体例が例示の目的のみに説明されてきたが、本発明の本質及び範囲を離れるこ

となく、様々な変形例が可能であることが理解されよう。例えば、ある構成では、大地及びRF電力供給器への電気的接続は、逆であってもよい。また本発明は、電力がプラズマへ容積結合した従来からの反応性イオンエッティング(RIE)チャンバ、磁気励起反応性イオンエッティング(MERIE)チャンバ、他の手段でプラズマの発生が励起されるRIEチャンバ、並びに、電力が誘導的に又はマイクロ波ウェーブガイドによりプラズマに結合されるRIEを含んだ様々なタイプの処理チャンバに用いられてもよい。

11

【発明の効果】以上詳細に説明したように、本発明では、低いバイアスレベル且つ高いエッチレイトでの操作に容易に適合するプラズマ反応器が提供される。

【図面の簡単な説明】

【図1】プラズマエッティング反応器の断面図であり、本発明の原理を描いた図である。

【図2】図1のプラズマエッティング反応器に用いられる

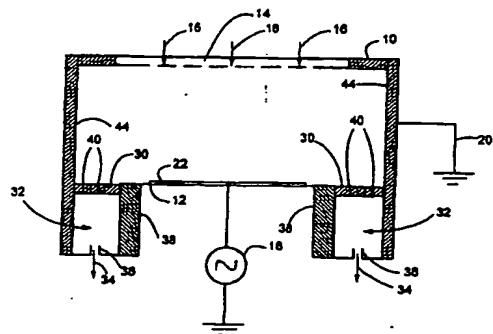
12

プラズマスクリーンの平面図である。

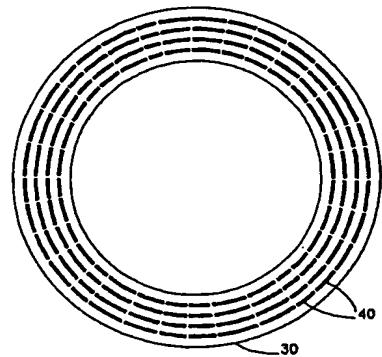
【符号の説明】

10…真空反応器チャンバ、12…下側電極、14…上側電極、16…矢印、18…RF発生器、22…ウエハ、30…プラズマスクリーン、32…環状領域、34…矢印、36…排気ポート、38…スリーブ、40…スリット、44…チャンバライナ。

【図1】



【図2】



フロントページの続き

(72)発明者 エバンス リー
アメリカ合衆国、カリフォルニア州
95035、ミルピタス、ファームクレス
ト ストリート 2327

(72)発明者 ロバート ウー
アメリカ合衆国、カリフォルニア州
94566、プレザントン、バセオ グラ
ナダ 3112